

<Translation>

## APPLICATION FOR PATENT REGISTRATION

Application Number: 2003-68413

Application Date: October 1, 2003

Title of Invention: CURRENT TO VOLTAGE CONVERSION CIRCUIT FOR PHOTO  
DETECTOR INTEGRATED CIRCUIT EMPLOYING GAIN  
SWITCHING CIRCUIT

Applicant (s): SAMSUNG ELECTRO-MECHANICS CO., LTD.

Attorney Name: LEE & PARK Patent & Law Firm

Inventor(s): 1. Sang-Suk KIM  
2. Kyoung-Soo KWON  
3. Chang-Woo HA  
4. Jung-Chul GONG

The above Application for Patent Registration is hereby made pursuant to Articles 42 and 60 of the Korean Patent Law.

<Translation>

**THE KOREAN INTELLECTUAL  
PROPERTY OFFICE**

This is to certify that the following application annexed hereto is  
a true copy from the records of the Korean Intellectual Property Office.

Application Number: 2003 Patent Application No. 68413

Date of Application: October 1, 2003

Applicant(s): SAMSUNG ELECTRO-MECHANICS CO., LTD.

On this 22nd day of October, 2003

**COMMISSIONER**



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0068413  
Application Number

출원 년 월 일 : 2003년 10월 01일  
Date of Application OCT 01, 2003

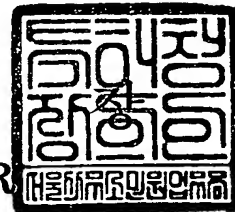
출원인 : 삼성전기주식회사  
Applicant(s) SAMSUNG ELECTRO-MECHANICS CO., LTD.



2003 년 10 월 22 일

특 허 청

COMMISSIONER



## 【서지사항】

|            |                                                                                           |
|------------|-------------------------------------------------------------------------------------------|
| 【서류명】      | 특허출원서                                                                                     |
| 【권리구분】     | 특허                                                                                        |
| 【수신처】      | 특허청장                                                                                      |
| 【제출일자】     | 2003.10.01                                                                                |
| 【발명의 명칭】   | 이득 스위칭 회로를 채용한 P D I C 용 전류 전압 변환 회로                                                      |
| 【발명의 영문명칭】 | Current to voltage conversion circuit for P D I C<br>employing the gain switching circuit |
| 【출원인】      |                                                                                           |
| 【명칭】       | 삼성전기주식회사                                                                                  |
| 【출원인코드】    | 1-1998-001806-4                                                                           |
| 【대리인】      |                                                                                           |
| 【명칭】       | 청운특허법인                                                                                    |
| 【대리인코드】    | 9-2002-100001-8                                                                           |
| 【지정된변리사】   | 이철 , 이인실, 최재승, 신한철                                                                        |
| 【포괄위임등록번호】 | 2002-065077-1                                                                             |
| 【발명자】      |                                                                                           |
| 【성명의 국문표기】 | 김상석                                                                                       |
| 【성명의 영문표기】 | KIM, Sang Suk                                                                             |
| 【주민등록번호】   | 721016-1923211                                                                            |
| 【우편번호】     | 440-050                                                                                   |
| 【주소】       | 경기도 수원시 장안구 영화동 445-3 (12/3)                                                              |
| 【국적】       | KR                                                                                        |
| 【발명자】      |                                                                                           |
| 【성명의 국문표기】 | 권경수                                                                                       |
| 【성명의 영문표기】 | KWON, Kyoung Soo                                                                          |
| 【주민등록번호】   | 640304-1002423                                                                            |
| 【우편번호】     | 442-739                                                                                   |
| 【주소】       | 경기도 수원시 팔달구 영통동 황골마을주공아파트 112동 602호                                                       |
| 【국적】       | KR                                                                                        |
| 【발명자】      |                                                                                           |
| 【성명의 국문표기】 | 하창우                                                                                       |
| 【성명의 영문표기】 | HA, Chang Woo                                                                             |
| 【주민등록번호】   | 731212-1821613                                                                            |

**【우편번호】** 442-739  
**【주소】** 경기도 수원시 팔달구 영통동 황골마을주공1단지아파트 130동 1402호  
**【국적】** KR  
**【발명자】**  
**【성명의 국문표기】** 공정철  
**【성명의 영문표기】** GONG, Jung Chul  
**【주민등록번호】** 740510-1531819  
**【우편번호】** 121-210  
**【주소】** 서울특별시 마포구 서교동 382-15 지영맨션 B동 302호  
**【국적】** KR  
**【심사청구】** 청구  
**【취지】** 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인  
 청운특허법인 (인)  
**【수수료】**  
**【기본출원료】** 20 면 29,000 원  
**【가산출원료】** 17 면 17,000 원  
**【우선권주장료】** 0 건 0 원  
**【심사청구료】** 13 항 525,000 원  
**【합계】** 571,000 원  
**【첨부서류】** 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 PDIC용 증폭 회로의 이득 제어 방법을 개선함으로써 광전 변환 소자 자체의 속도 및 증폭기의 주파수 특성을 개선하기 위한 전류 전압 변환 회로에 관한 것으로서, 포토 다이오드 등의 광전 변환 소자에서 발생하는 광 전류를 전류 미러링에 의해 증폭부에 전달함으로써 광전 변환 소자에 걸리는 바이어스를 높게 하고 광전 변환 소자의 응답속도를 향상시키며, 전류 미러 회로의 저항비 조절을 통해 광전 변환 소자에서 발생한 전류의량을 늘려서 증폭기에서 동작 모드에 관계없이 일정값의 피드백 저항을 사용할 수 있도록 함으로써 증폭기의 주파수 특성을 향상시키기 위한 것이다.

**【대표도】**

도 4

**【색인어】**

이득 제어, PDIC, 전류 전압 변환, 전류 미러

**【명세서】****【발명의 명칭】**

이득 스위칭 회로를 채용한 P D I C 용 전류 전압 변환 회로{Current to voltage conversion circuit for P D I C employing the gain switching circuit}

**【도면의 간단한 설명】**

도1은 종래의 이득 제어 회로를 채용한 전류 전압 변환 회로를 나타낸다.

도2는 종래의 트랜지스터로 구성된 회로에서 정전류 전원으로 사용되는 전류 미러의 동작을 설명하는 도면이다.

도3은 종래의 이득 제어 회로를 채용한 전류 전압 변환 회로를 나타낸다.

도4는 본 발명에 따른 이득 제어 회로를 채용한 전류 전압 변환 회로의 구성을 나타낸다.

도5는 본 발명에 따른 스위칭 입력 신호에 의해 읽기 모드 및 쓰기 모드 간의 스위칭을 하도록 해주는 본 발명에 따른 스위칭 블록을 나타낸다.

도6는 읽기 모드 상태에서의 스위칭 블록과 읽기 모드 접속 트랜지스터와의 연결 관계를 나타낸다.

도7은 쓰기 모드 상태에서의 스위칭 블록과 쓰기 모드 접속 트랜지스터와의 연결 관계를 나타낸다.

※ 도면의 주요 부분에 대한 설명

41,71 : 광전 변환 소자

42,72 : 전류 미러부

43-1, 43-2, 73-1, 73-2 : 읽기용 전류 미러부

44-1, 44-2, 74-1, 74-2 : 쓰기용 전류 미러부

45, 75 : 스위칭 블록

46, 76 : 증폭기

$R_F$  : 증폭기 피드백 저항

#### 【발명의 상세한 설명】

#### 【발명의 목적】

#### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <16> 본 발명은 이득 제어(Gain Switching) 회로를 채용한 PDIC(Photo Detector Integrated Circuit)용 전류 전압 변환 회로에 관한 것이다.
- <17> 보다 구체적으로 본 발명은 PDIC용 증폭 회로의 이득 제어 방법을 개선함으로써 광전 변환 소자 자체의 속도 및 증폭기의 주파수 특성을 개선하기 위한 전류 전압 변환 회로에 관한 것으로서, 포토 다이오드 등의 광전 변환 소자에서 발생하는 광 전류를 전류 미러링에 의해 증폭기에 전달함으로써 광전 변환 소자에 걸리는 바이어스를 높게 하고 광전 변환 소자의 응답속도를 향상시키기 위한 것이다.
- <18> 또한, 본 발명은 전류 미러 회로의 저항비의 제어를 통해 광전 변환 소자에서 발생한 전류의량을 늘려서 증폭기에서 모드에 관계없이 일정한 값의 피드백 저항을 사용할 수 있도록 함으로써 증폭기의 주파수 특성을 향상시키기 위한 것이다.
- <19> 일반적으로, CD-RW 등의 기록 매체에 정보를 판독 또는 기록하는 광픽업 장



치에서는 레이저 다이오드로부터 광을 투사하여 정보가 집약된 소정의 광 기록매체, 즉 광 디스크 등으로부터 반사되는 광을 검출하여 이를 전기신호로 변환시키는 광 검출소자(PDIC)를 사용하고 있다.

<20> CD-RW 등의 기록 가능한 CD에 있어서, 쓰기 동작은 강한 전력을 갖는 레이저 광선으로 CD의 표면을 조사함으로써 CD의 표면에 피트(pit)를 형성함으로써 수행된다. 이와 같은 CD의 쓰기동작 중에 PDIC에 가해진 과도한 전력으로 인해 PDIC로부터 많은 양의 전류가 발생하여 PDIC용 전류 전압 변환 회로를 포화시키고 이로 인해 증폭기의 과도응답 특성을 왜곡하게 된다.

<21> 이와 같은 전류 전압 변화 회로의 쓰기 동작시 증폭 회로의 포화를 방지하기 위한 방법으로 통상적으로 2가지 방법이 사용된다. 하나는, 증폭 회로 내의 전압 또는 전류를 검출함으로써 전압 또는 전류가 일정값 이상이 될 경우 피드백 전류를 보상할 수 있는 리미터 전류를 흘려주는 리미터 회로를 사용하는 방법이고, 다른 하나는 읽기용과 쓰기용을 구분하여 모드로 서로 다른 크기의 저항값을 갖는 피드백 저항 및 증폭 회로를 사용함으로써 쓰기 동작시 PDIC용 전류 전압 변환 회로의 증폭기가 포화되는 것을 방지하는 방법이다.

<22> 읽기 PDIC와는 달리 기록계용 PDIC는 CD-RW(CD-Rewritable), DVD-RW등의 여러 가지 응용 분야에 사용되는 IC이기 때문에 각 응용 분야에 따라 모드 전환이 필요하다. 각 모드에 따라 PDIC의 출력 전압이 다르기 때문에 PDIC에 내부에는 반듯이 이득 제어를 해주는 기능이 포함되어 있으나, 일부 모드에서는 증폭기에 연결되는 피드백 저항으로서 저항값이 큰 저항을 필요로 하는데, 이러한 큰 피드백 저항으로 인해 PDIC의 전체의 응답 속도가 떨어짐은 물론이고, 잡음 특성이 열화되는 단점이 있으므로 이러한 단점을 보완할 필요가 있다.

- <23> 도1에서, 입사된 입사광에 의해 포토 다이오드(11)에서는 캐리어가 발생하고 이에 의해 전류  $I_{PH}$ 가 발생된다.  $I_{PH}$ 는 출력단( $V_{out1}$  또는  $V_{out2}$ )에서  $I_F$ 를 끌어오며(pulling),  $I_F$ 가  $R_{F1}, C_{F1}$  또는  $R_{F2}, C_{F2}$ 를 지나면서  $R_{F1}, C_{F1}$  또는  $R_{F2}, C_{F2}$  양단에 전위차가 발생하고 이에 의해 전류 신호  $I_F \times R_{F1} = V_{out1}$  또는  $I_F \times R_{F2} = V_{out2}$ 의 전압 신호로 변환된다. 증폭기(12)의 입력 전류는 거의 0이므로 입력단( $T_{in}$ )에서  $I_F \approx I_{PH}$  이다.
- <24> 포토 다이오드(11)에 약한 광 신호가 입력되는 읽기 모드에서는 외부의 제어 블록(미도시)에 의해 제공되는 신호에 의해  $SW_1$ 가 온 되고,  $SW_2$ 가 오프되어 읽기용 증폭기(13)를 통해 출력단에는  $I_F \times R_{F1} = V_{out1}$  이 출력되고, 포토 다이오드(11)에 강한 광 신호가 입력되는 쓰기용에서는  $SW_1$ 는 오프,  $SW_2$ 는 온 되어 쓰기용 증폭기(14)를 통해 출력단에는  $I_F \times R_{F2} = V_{out2}$  이 출력된다.
- <25> 증폭기(12)는 이상적으로는 이득이 무한대이고 DC 입력 전압이 일정하지만, 실제로는 한정된 이득을 갖고 DC 입력 전압이 일정하지 않아서 증폭기(12)에 오프셋이 발생하므로, 증폭기(12)의 또다른 입력에 저항( $R_c$ )을 연결하여 증폭기(12)의 오프셋 전압을 0으로 만들어 준다.
- <26> 도2는 종래의 트랜지스터로 구성된 회로에서 정전류 전원으로 사용되는 전류 미러의 동작을 설명하는 도면이다.
- <27> 도2를 참조하면, 광전 변환 소자, 예컨대 포토 다이오드(21)에 광 신호가 입력되어 발생된 전류  $I_{PH}$ 와 동일한 크기의 전류  $I_{REF}$ 가 전류 전원(22)에 흐른다고 가정할  $V_X$ 에서 키르히호프의 전류 법칙을 적용하면,
- <28> 
$$I_{C1} + I_{B1} + I_{B2} = I_{REF}$$

<29> 트랜지스터(Q1,Q2)의 증폭계수를  $\beta$  라 하면,

<30> 
$$I_{C1} + \frac{I_{C1}}{\beta} + \frac{I_{C2}}{\beta} = I_{REF}$$

<31>  $I_{C1} \approx I_{C2}$  이라 가정하면,  $I_{C2} = I_0$  이므로,

<32> 
$$I_0 + \frac{2}{\beta} I_0 = I_{REF}$$

<33>  $I_0$ 에 대해 정리하면,

<34> 
$$I_0 = \frac{\beta}{\beta+2} \cdot I_{REF}$$

<35> 이 되고, 이 값은 증폭계수  $\beta = 30$ 이라 가정하면, 약  $0.93 \cdot I_{REF}$ 이 된다. 즉, 광전 변환 소자(51)에서 발생한 전류와 동일한 크기의 전류  $I_{REF}$ 가 트랜지스터(Q1)의 이미터에서 컬렉터로 흐르고, 이와 거의 동일한 크기의 전류  $I_0$ 가 미러링에 의해 트랜지스터(Q2) 측에 발생한다.

<36> 도3은 도1에 도시된 종래의 이득 제어 회로를 채용한 PDIC용 전류 전압 변환 회로를 보다 상세히 나타낸 회로도이다.

<37> 도3에서, 전류 미러부(12)는 읽기용 증폭기(13)와 쓰기용 증폭기(14)에 전류를 공급하기 위한, 통상적인 BJT로 구성되는 전류 전원이며 차동쌍(Q1,Q2) 및 능동 부하(Q3,Q4)로 구성된다. 전류 미러부(12), 읽기용 증폭기(13) 및 쓰기용 증폭기(14)가 하나의 증폭기(15)를 구성한다.

- <38> DVD-ROM 등의 읽기용 증폭기(13)는 포토 다이오드(11)에 약한 광 신호가 입력될 때 발생하는 전류를 전압 신호로 변환 및 증폭하기 위한 것으로서, 출력단( $V_{out1}$ )과 입력단( $T_{in}$ ) 사이에는 큰 값의 피드백 저항( $R_{F1}$ )이 연결된다.
- <39> 쓰기용 증폭기(14)는 포토 다이오드(12)에 강한 광 신호가 입력될 때 발생하는 과도한 전류를 전압 신호로 변환 및 증폭하기 위한 것으로서, 출력단( $V_{out2}$ )과 입력단( $T_{in}$ ) 사이에는 과도한 전류가 발생할 때도 출력 전압을 일정 값으로 제한하기 위해 상대적으로 작은 값의 피드백 저항( $R_{F2}$ )이 연결된다.
- <40> 이와 같이, 종래의 이득 제어 회로를 채용한 PDIC용 전류 전압 변환 회로에서는 광 신호에 의해 전류가 발생하는 경우의 이득 제어를 위해서는 모드에 따라 서로 다른 값의 피드백 저항이 필요한데, 이러한 피드백 저항값으로 인해 PDIC의 전체 응답 속도가 떨어지고, 노이즈 특성이 열화되는 문제점이 있다.
- <41> 또한, 종래의 이득 제어 회로를 채용한 PDIC용 전류 전압 변환 회로에서는 외부의 제어 회로에 의해 제공되는 스위칭 신호에 의해 모드 전환을 행하고, 포토 다이오드와 읽기용 및 쓰기용 증폭기 사이에 전류 공급용 전류 전원이 위치하기 때문에 포토 다이오드에서 읽기용 증폭기 및 쓰기용 증폭기까지의 거리가 멀고 따라서 노이즈 특성이 열화되는 문제점이 있다.
- <42> 또한, 도3에 도시된 종래의 PDIC용 전류-전압 변환 회로에서는 광전 변환 소자(11)에 전류 전압 변환 회로 내의 전류 전원 역할을 하는 전류 미러부(12)를 통해 바이어스 전압이 가해지므로, 구동 전압( $V_{cc}$ )이 5V인 경우에 광전 변환 소자(11)에는 역 바이어스 전압이 2.1V, 2.5V 등 밖에 인가될 수 없고, 인가되는 바이어스 전압의 크기에 따라 증가하는 광전 변환 소자(11)의 공핍층의 확대가 충분하지 않기 때문에, 광전 변환 소자(11)의 기생 캐패시턴스가 커

지고, 광 검출 소자(12)의 기생 캐패시턴스와 피드백 저항( $R_f$ )의 값이 커지며 따라서 고주파 특성에 영향을 주는 시정수도 커져서 광전류 전압 변환 회로의 고주파 특성에 악영향을 주게 된다.

- <43> 일본 특허공개 공보 평11-186856호는 이와 같이 읽기 모드 및 쓰기 모드에 따라 증폭기 내의 트랜지스터를 포화시키지 않기 위해 모드 별로 다른 값의 피드백 저항을 스위칭하여 사용하도록 하는 전류 전압 변환 회로를 개시하고 있으나, 여기에 개시된 회로 역시 위와 같이 도3를 참조하여 설명한 바와 마찬가지로 피드백 저항값으로 인해 PDIC의 전체 응답 속도가 떨어지고, 노이즈 특성이 열화되는 문제점이 존재한다.

#### 【발명이 이루고자 하는 기술적 과제】

- <44> 본 발명은 전술한 바와 같은 종래 기술의 문제점을 해결하기 위한 것이다.
- <45> 본 발명의 목적은 포토 다이오드 등의 광전 변환 소자에서 발생하는 광 전류를 전류 미러링 함으로써 광전 변환 소자에 걸리는 바이어스를 높게 하여 광전 변환 소자의 응답속도가 향상된 이득 제어 회로를 채용한 전류 전압 변환 회로를 제공하는 것이다.
- <46> 본 발명의 또다른 목적은 전류 미러 회로의 저항비를 통해 PD에서 발생한 전류의량을 조절하여 증폭기에서 동작 모드에 관계없이 하나의 피드백 저항을 사용할 수 있도록 함으로써 증폭기의 주파수 특성이 향상된 이득 제어 회로를 채용한 전류 전압 변환 회로를 제공하는 것이다.

#### 【발명의 구성 및 작용】

- <47> 본 발명에 따른 이득 제어 회로를 채용한 전류 전압 변환 회로는, 광 신호를 수신하여 전류를 발생시키는 광전 변환 소자; 구동 전압과 상기 광 검출 소자 사이에 연결되어 상기 광

검출 소자가 발생시킨 전류와 동일한 크기의 전류를 공급하는 전류 미러부; 전류 신호를 입력 받아 전압 신호로 출력하는 증폭기; 상기 광 검출 소자와 병렬로 연결되며, 상기 전류 미러부로부터의 전류를 상기 작용 증폭부로 전달하는 읽기 모드 접속 트랜지스터; 상기 읽기 모드 접속 트랜지스터의 이미터에 연결된 이미터 저항; 상기 광 검출 소자와 병렬로 연결되며, 상기 전류 미러부로부터의 전류를 상기 쓰기 동작용 증폭부로 전달하는 쓰기 모드 접속 트랜지스터; 상기 쓰기 모드 접속 트랜지스터의 이미터에 연결된 이미터 저항; 스위칭 입력에 따라 미러링에 의해 상기 읽기 모드 접속 트랜지스터 또는 상기 쓰기 모드 접속 트랜지스터를 턴온시키는 스위칭 블록; 및 상기 증폭기의 입력단 및 출력단 사이에 연결된 피드백 저항을 포함하는 것을 특징으로 한다.

<48> 이하, 도면을 참조하여 본 발명을 보다 상세히 설명한다.

<49> 도4는 본 발명에 따른 이득 제어 회로를 채용한 전류 전압 변환 회로의 구성을 나타낸다

<50> 도4에서, 트랜지스터( $Q_S, Q_{T1}, Q_{T2}$ )로 구성되는 전류 미러부(42)는, 미러링에 의해 광전 변환 소자(41)에서 발생하는 전류를 읽기용 접속 트랜지스터( $Q_5$ ) 및 쓰기용 접속 트랜지스터( $Q_9$ ) 각각으로 전달하는 역할을 한다.

<51> 포토 다이오드 등의 광전 변환 소자(42)에 광 신호가 입력되면 광전 변환 소자(42)에는 입력되는 광의 세기에 비례하는 전류( $I_{PH}$ )가 발생하고, 발생된 전류( $I_{PH}$ )는  $Q_S$ 의 이미터에서 컬렉터로 흐르며,  $Q_S$ 에 흐르는 전류와 거의 동일한 크기의 전류가  $Q_{T1}, Q_{T2}$ 에 각각 흐르게 된다. 읽기 모드에서는  $Q_S$ 와  $Q_{T1}$ 로 구성되는 전류 미러쌍에 의해 읽기용 접속 트랜지스터( $Q_5$ )에 전류가 공급되고, 쓰기 모드에서는  $Q_S$ 와  $Q_{T2}$ 로 구성되는 전류 미러쌍에 의해 쓰기용 접속 트랜지스터( $Q_9$ )에 전류가 공급된다.

- <52> 스위칭 블록(45)은 스위칭 단자(SW)에 입력되는 전압 신호에 따라 전류 스위칭 트랜지스터(Q1,Q2) 각각을 턴온 시키는 역할을 한다. PDIC의 제어 회로(미도시)에서 생성된 스위칭 입력 신호가 스위칭 단자(SW)를 통해 스위칭 블록(45)에 입력된다.
- <53> 이하, PDIC의 제어 회로로부터 스위칭 단자(SW)에 읽기 모드인 경우 0V, 쓰기 모드인 경우는 5V가 입력된다고 가정한다. 또한, 구동 전압( $V_{cc}$ )는 5V라고 가정하고, 제1 전압 분배 저항( $R_7$ ) 및 제2 전압 분배 저항( $R_8$ )의 저항값은 같다고, 즉  $R_7 = R_8$  이라고 가정한다. 이와 같은 가정은 실시예에 따라 변경될 수 있다.
- <54> 도4의 전류 전원(47)은 바이어스 전류를 가하기 위한 바이어스용 정전류 전원이다.
- <55> PDIC의 읽기 동작시에는 광전 변환 소자(41)에 약한 광 신호가 입력되며 광전 변환 소자(41)에는 그에 따른 약한 전류가 발생한다. 읽기용 스위칭 블록(45)의 스위칭 입력으로부터의 신호에 의해 읽기용 스위칭 트랜지스터(Q1)이 턴온된다. 그에 따라 전류 소스 트랜지스터(Q4,Q6)에는 전류가 흐르게 되며, 읽기용 전류 미러부(43-1,43-2)에 의해 읽기용 접속 트랜지스터(Q5)가 턴온되어, 광전 변환 소자(41)에서 발생한 전류가 전류 전원용 미러부(42)를 통해 증폭기(46)의 입력단으로 전달될 수 있도록 해준다.
- <56> 읽기 모드에서, 스위칭 단자(SW)에 0V가 입력되면,  $R_7 = R_8$  이므로, 전압 분배 법칙에 의해  $V_x = V_{cc}/2 = 2.5V$  이다. 스위칭 단자(SW)에 0V가 입력되었을 때, 트랜지스터(Q1)의 베이스 전압은, 전압 분배 법칙에 의해  $\frac{R_5}{R_5+R_6} \cdot V_{cc}$  이 되고, 이미터 전압은  $(V_x+0.7V)$ 이다. 트랜지스터(Q1)이 턴온되는 조건은 Q1의 이미터-베이스 간 전압( $V_{BEQ3}$ )이 0.7V 이상이므로,

&lt;57&gt;

$$(V_x + 0.7V) - \frac{R_5}{R_5 + R_6} \cdot V_{cc} > 0.7V$$

&lt;58&gt;

인 경우이다. 여기서,  $V_x = V_{cc}/2$  이므로,  $R_6 > R_5$ 인 경우에 Q3이 턴온된다. 바람직하게는,  $R_6$ 가  $R_5$ 의 4배가 되도록, 즉  $R_6 = 4R_5$ 로 설정하면 안정적인 회로 동작을 제공한다.

&lt;59&gt;

$R_6 = 4R_5$ 로 가정하고, 스위칭 블록(45)의 동작을 살펴보면, Q1의 베이스 전압  $V_{S1}$ 는 전압 분배 법칙에 의해 1V 이므로 Q1은 턴온되며, 이때 Q1의 이미터 전압  $V_{S2}$ 는  $V_{S1} + 0.7 = 1.7V$ 가 된다. 이 때, Q2의 베이스 전압  $V_x$ 는 2.5V이고, 이미터 전압  $V_{S2}$ 는 1.7V이므로 Q2는 오프 상태이다.

&lt;60&gt;

읽기용 전류 전원 트랜지스터(Q4), 보조 전류 전원 트랜지스터(Q6) 및 읽기용 접속 트랜지스터(Q5)로 구성되는 읽기용 전류 미러부(43-1, 43-2)는 읽기 모드에서 읽기용 스위칭 트랜지스터(Q1)로부터의 전류를 수신하여 읽기용 접속 트랜지스터(Q5)를 턴온시키는 동시에 증폭기(46)의 입력단에 바이어스 전류를 제공한다.

&lt;61&gt;

Q1이 온이고, Q2가 오프인 상태이므로, 읽기용 전류 전원 트랜지스터(Q4) 및 읽기용 보조 전류 전원 트랜지스터(Q6)에 전류가 흐르고, 읽기용 전류 미러부(43-1, 43-2)가 활성화되어 읽기용 접속 트랜지스터(Q5)가 턴온되며, 전류를 흐르게 하며 PDIC는 읽기 모드에서 동작하게 된다. Q2가 오프 상태이기 때문에, 쓰기용 전류 미러부(44-1, 44-2)는 비활성화 상태이고 전류 전원 트랜지스터(Q7) 및 보조 전류 전원 트랜지스터(Q8)에는 전류가 흐르지 않으므로 쓰기용 접속 트랜지스터(Q9)는 턴온되지 않는다.

&lt;62&gt;

PDIC의 쓰기 동작시에는 광전 변환 소자(41)에 강한 광 신호가 입력되며 광전 변환 소자(41)에는 그에 따른 강한 전류가 발생한다. 읽기용 스위칭 블록(45)의 스위칭 입력으로부터의



신호에 의해 읽기용 스위칭 트랜지스터(Q2)이 턴온된다. 그에 따라 전류 소스 트랜지스터에는 전류가 흐르게 되며, 읽기용 전류 미러부(44-1,44-2)에 의해 읽기용 접속 트랜지스터(Q9)가 턴온되어, 광전 변환 소자(41)에서 발생한 전류가 전류 전원용 미러부(42)를 통해 증폭기(46)의 입력단으로 전달될 수 있도록 해준다.

<63> 쓰기 모드에서, 스위칭 단자(SW)에 5V가 입력되면, Q1은 오프상태가 되어 Q4 및 Q6는 오프가 되며, Q2의 베이스 단자 전압  $V_x = V_{cc}/2 = 2.5V$ 로서 Q2가 턴온된다.

<64> 쓰기용 전류 전원 트랜지스터(Q7), 쓰기용 보조 전류 전원 트랜지스터(Q8) 및 쓰기용 접속 트랜지스터(Q9)로 구성되는 쓰기용 전류 미러부(44-1,44-2)는 쓰기 모드에서 쓰기용 스위칭 트랜지스터(Q2)로부터의 전류를 수신하여 쓰기용 접속 트랜지스터(Q9)를 턴온시키는 동시에 증폭기(46)의 입력단에 바이어스 전류를 제공한다.

<65> Q2가 온이고, Q1이 오프인 상태이므로, 쓰기용 전류 전원 트랜지스터(Q7) 및 쓰기용 보조 전류 전원 트랜지스터(Q8)에 전류가 흐르고, 접속 트랜지스터(Q9)가 턴온되어 PDIC는 쓰기용에서 동작하게 된다. Q3가 오프 상태이기 때문에, Q4 및 Q6에는 전류가 흐르지 않고 따라서 읽기용 접속 트랜지스터(Q5)에는 전류가 흐르지 않는다.

<66> 도5 및 도6은 각각 본 발명에 따른 전류 전압 변환 회로에서 읽기용 전류 미러부(43-1,43-2) 및 쓰기용 전류 미러부(44-1,44-2)의 동작을 설명하기 위한 도면이다.

<67> 도5는 도4의 스위칭 단자(SW)에 0V가 입력되어 읽기용 스위칭 트랜지스터(Q1)가 턴온되고, 쓰기용 스위칭 트랜지스터(Q2)는 턴오프된 상태, 즉 읽기 모드에서 활성화된 읽기용 전류 미러부(Q4,Q6,Q5)의 연결 관계 및 동작을 나타낸다.

<68> 도5을 참조하면,  $I_0$ 는 도4의 정전류 전원(47)에 의해 제공되는 바이어스 전류를 나타낸다.

<69> 루프 ①에 키르히호프의 전압 법칙을 적용하고,  $I_{B4}$ ,  $I_{B5} \approx 0$  이라 가정하면,

<70> 
$$I_{c4} \cdot R_1 + V_{BE4} = I_x \cdot R_2 + V_{BE5} \quad (\text{식 } 5-1)$$

<71> 이 되고,

<72> 
$$V_{BE5} - V_{BE4} = I_{c4} \cdot R_1 - I_x \cdot R_2 \quad (\text{식 } 5-2)$$

<73> 이 식을 다시 쓰면,

<74> 
$$V_T \cdot \ln\left(\frac{I_{C5}}{I_{S5}}\right) - V_T \cdot \ln\left(\frac{I_{C4}}{I_{S4}}\right) = I_{c4} \cdot R_1 - I_x \cdot R_2 \quad (\text{식5-3})$$

<75> 이 된다. 여기서  $V_T$ 는 열 전압(thermal voltage)이고, 상온에서 약 25.2mV의 값을 갖는다.  $I_{S4}$  및  $I_{S5}$ 는 각각 Q4 및 Q5의 포화 전류이다.

<76> (식5-3)을 다시 정리하면,

<77> 
$$V_T \cdot \ln\left(\frac{I_{C5}}{I_{C4}}\right) = I_{c4} \cdot R_1 \left(1 - \frac{I_x \cdot R_2}{I_{c4} \cdot R_1}\right) \quad (\text{식5-4})$$

<78> 이 된다.

<79>  $I_{C4} \approx I_0$ ,  $I_{C5} \approx I_x$  이라 가정하면,

&lt;80&gt;

$$\frac{I_x}{I_{c4}} = \frac{R_1}{R_2} \cdot \left( 1 - \frac{V_T \cdot \ln\left(\frac{I_x}{I_{c4}}\right)}{I_o \cdot R_1} \right) \quad (\text{식5-5})$$

&lt;81&gt;

$$V_T \cdot \ln\left(\frac{I_x}{I_{c4}}\right) \ll I_{c4} \cdot R_1$$

&lt;82&gt;

이라 가정하면, (식5-5)은

&lt;83&gt;

$$\frac{I_x}{I_{c4}} \approx \frac{R_1}{R_2} \quad (\text{식5-6})$$

&lt;84&gt;

이 된다.

&lt;85&gt;

$$I_o = I_{B6} + I_{c4} = \frac{I_{c4} + I_x}{\beta(1+\beta)} + I_{c4} \quad (\text{식5-7})$$

&lt;86&gt;

이고, (식5-6) 및 (식5-7)로부터,

&lt;87&gt;

$$I_x = \frac{\beta(1+\beta)}{\frac{R_2}{R_1}(\beta^2 + \beta + 1) + 1} I_o \quad (\text{식5-8})$$

&lt;88&gt;

이 된다.

&lt;89&gt;

증폭기(46)의 이득을 고려한 최종 출력 전압( $V_{out}$ )은

&lt;90&gt;

$$V_{OUT} = P_{op} \cdot R \cdot \frac{\beta^2 + \beta}{\frac{R_2}{R_1}(\beta^2 + \beta + 1) + 1} \cdot R_F \quad (\text{식5-9})$$

<91> 이 된다. 여기서,  $P_{op}$ 는 입력 광신호의 전력(W)이고,  $R$ 은 포토 다이오드의 저항값( $\Omega$ )이며,  $R_F$ 는 피드백 저항값( $\Omega$ )이다.

<92> (식5-9)에서 알 수 있는 바와 같이, 증폭기(46)의 피드백 저항( $R_F$ )을 변화시키지 않고도  $R_2/R_1$ 의 비율을 조절함으로써, 증폭기(46)의 피드백 저항( $R_F$ )을 변화시키지 않고도 읽기 모드에 적절한 출력 전압( $V_{out}$ )을 조절할 수 있다.

<93> 본 발명의 일 실시예에 따라서는, 제2 저항( $R_2$ )을 사용하지 않는 것도 가능하다.

<94> 도6은 도4의 스위칭 단자(SW)에 5V가 입력되어 도4의 쓰기용 스위칭 트랜지스터(Q2)가 턴온되고, 읽기용 스위칭 트랜지스터(Q1)는 오프된 상태, 즉 쓰기 모드에서 활성화된 쓰기용 전류 미러부(44-1, 44-2)의 연결 관계 및 동작을 나타낸다.

<95> 도6을 참조하면,  $I_0$ 는 도4의 정전류 전원(47)에 의해 제공되는 바이어스 전류를 나타낸다.

<96> 루프 ②에 키르히호프의 전압 법칙을 적용하고,  $I_{B7}$ ,  $I_{B9} \approx 0$  이라 가정하면,

<97> 
$$I_o \cdot R_3 + V_{BE7} = I_y \cdot R_4 + V_{BE9} \quad (\text{식6-1})$$

<98> 이 되고,

<99> 
$$V_{BE9} - V_{BE7} = I_{c7} \cdot R_3 - I_y \cdot R_4 \quad (\text{식6-2})$$

<100> (식6-2)를 다시 쓰면,

<101> 
$$V_T \cdot \ln\left(\frac{I_{C9}}{I_{S9}}\right) - V_T \cdot \ln\left(\frac{I_{C7}}{I_{S7}}\right) = I_{c7} \cdot R_3 - I_y \cdot R_4 \quad (\text{식6-3})$$

<102> 이 된다. 여기서  $V_T$ 는 열 전압(thermal voltage)이고, 상온에서 약 25.2mV의 값을 갖는다.  $I_{S7}$  및  $I_{S9}$ 는 각각 Q4 및 Q5의 포화 전류이다.

<103>

$$V_T \cdot \ln\left(\frac{I_{C9}}{I_{C7}}\right) = I_{C7} \cdot R_1 \left(1 - \frac{I_y \cdot R_4}{I_{C7} \cdot R_3}\right) \quad (\text{식6-4})$$

<104>  $I_{C7} \approx I_o$ ,  $I_{C9} \approx I_x$  이라 가정하면, (식6-4)는

<105>

$$\frac{I_y}{I_{C7}} = \frac{R_3}{R_4} \cdot \left(1 - \frac{V_T \cdot \ln\left(\frac{I_y}{I_{C7}}\right)}{I_{C7} \cdot R_1}\right) \quad (\text{식6-5})$$

<106>

$$V_T \cdot \ln\left(\frac{I_y}{I_{C7}}\right) \ll I_{C7} \cdot R_3$$

<107> 이라 가정하면, 식(6-5)는

<108>

$$\frac{I_y}{I_{C7}} \approx \frac{R_3}{R_4} \quad (\text{식6-6})$$

<109> 이 된다.

<110>

$$I_o = I_{B8} + I_{C7} = \frac{I_{C7} + I_y}{\beta(1+\beta)} + I_{C7} \quad (\text{식6-7})$$

<111> 이므로, (식6-6) 및 (식6-7)로부터,

<112>

$$I_y = \frac{\beta(1+\beta)}{\frac{R_4}{R_3}(\beta^2 + \beta + 1) + 1} I_o \quad (\text{식6-8})$$

<113> 이 되고, 증폭기(46)의 이득을 고려한 최종 출력전압( $V_{out}$ )은

<114>

$$V_{OUT} = P_{op} \cdot R \cdot \frac{\beta(1+\beta)}{\frac{R_4}{R_3} \cdot (\beta^2 + \beta + 1) + 1} R_F \quad (\text{식6-9})$$

<115> 이 된다. 여기서,  $P_{op}$ 는 입력 광신호의 전력(W)이고, R은 포토 다이오드의 저항값( $\Omega$ )이며,  $R_F$ 는 피드백 저항값( $\Omega$ )이다.

<116> (식6-9)에서 알 수 있는 바와 같이,  $R_2/R_1$ 의 비율을 조절함으로써, 증폭기(46)의 피드백 저항( $R_F$ )을 변화시키지 않고도 읽기 모드에 적절한 출력 전압( $V_{out}$ )을 조절할 수 있다.

<117> 본 발명의 일 실시예에 따라서는, 제4 저항( $R_4$ )을 사용하지 않는 것도 가능하다.

<118> 또한, 실시예에 따라서는, 읽기용 전류 전원 트랜지스터(Q4) 및 쓰기용 전류 전원 트랜지스터(Q5)는 하나의 정전류 전원으로서 동작하는 트랜지스터이고, 보조 전류 전원 트랜지스터(Q6, Q8)를 사용하지 않아도 그 기능을 수행하는 것이 가능하다. 즉, 단순히 읽기용 전류 전원 트랜지스터(Q4) 및 쓰기용 전류 전원 트랜지스터(Q5)의 컬렉터 단자와 베이스 단자를 연결하여 읽기용 전류 미러부(43-1, 43-2) 및 쓰기용 전류 미러부(44-1, 44-2)를 구성하는 것도 가능하다.

<119> (식5-9) 및 (식6-9)로부터 알 수 있는 바와 같이, 본 발명에 따른 전류 전압 변환 회로에서는 증폭기(45)의 출력 전압( $V_{out}$ )을 피드백 저항( $R_F$ )을 변경시키지 않고도 저항비  $R_2/R_1$  또는  $R_4/R_3$ 를 조절함으로써 광전 변환 소자에서 발생하는 전류의 크기에 관계없이 출력 전압( $V_{out}$ )을 일정하게 유지함으로써 이득 제어에 의해 증폭기가 포화되는 것을 방지할 수 있다.

- <120> 읽기 모드에서는 광전 변환 소자에 의해 발생하는 전류  $I_0$ 가 작으므로 (식5-8)에서의  $R_2/R_1$ 의 비를 크게하고, 쓰기 동작 모드에서는 광전 변화 소자에 의해 발생하는 전류  $I_0$ 가 과도하게 크기 때문에 (식6-9)에서의  $R_4/R_3$ 의 비를 작게 함으로써 모드에 따라 피드백 저항( $R_F$ )의 크기를 변경하지 않고도 이득 제어를 수행할 수 있다.
- <121> 증폭기(46)는 이상적으로는 이득이 무한대이고 DC 입력 전압이 일정하지만, 실제로는 한정된 이득을 갖고 DC 입력 전압이 일정하지 않아서 증폭기(46)에 오프셋이 발생하므로, 증폭기(46)의 또다른 입력에 저항( $R_c$ )을 연결하여 증폭기(46)의 오프셋 전압을 0으로 만들어 준다.
- <122> 이와 같이, 출력 전압  $V_{out}$ 은 읽기용일 때는 약 200mV, 쓰기용일 때는 약 100mV 정도로서, 읽기용과 쓰기용일 때의 출력 전압  $V_{out}$ 이 각각 일정값을 유지하게 되므로, 증폭기(45)는 이득 스위칭에 의해 포화되지 않고 동작 영역에 머무르게 된다. 또한, 종래의 이득 스위칭 회로에서 읽기용 또는 쓰기용에 따라 서로 다른 피드백 저항값( $R_F$ )값을 사용하고, 특히 쓰기용에서 출력전압을 제한하기 위해 작은 저항값의 피드백 저항을 사용하던 것과 달리, 본 발명의 PDIC용 이득 제어 회로를 채용한 전류 전압 변환 회로에서는, 모드에 관계 없이 하나의 피드백 저항( $R_F$ )을 통해 전류 전압 변환을 수행하게 되므로 모드에 따라 다른 피드백 저항을 사용할 때 발생하는 문제점을 피할 수 있다.
- <123> 도7은 본 발명의 또다른 실시예에 따른 이득 제어 회로를 채용한 전류 전압 변환 회로의 구성을 나타낸다.
- <124> 도7에서, 트랜지스터( $Q_S, Q_{T1}, Q_{T2}$ )로 구성되는 전류 미러부(72)는, 미러링에 의해 광전 변환 소자(71)에서 발생하는 전류를 읽기용 접속 트랜지스터( $Q_5$ ) 및 쓰기용 접속 트랜지스터( $Q_9$ )에 각각 흐르게 하는 역할을 한다.

<125> 포토 다이오드 등의 광전 변환 소자(71)에 광 신호가 입력되면 광전 변환 소자(71)에는 입력되는 광의 세기에 비례하는 전류( $I_{PH}$ )가 발생하고, 발생한 전류( $I_{PH}$ )는  $Q_s$ 의 이미터에서 컬렉터로 흐르며,  $Q_s$ 에 흐르는 전류와 거의 동일한 크기의 전류가  $Q_{T1}, Q_{T2}$ 에 각각 흐르게 된다. 읽기 모드에서는  $Q_s$ 와  $Q_{T1}$ 로 구성되는 전류 미러쌍에 의해 읽기용 접속 트랜지스터( $Q_5$ )에 전류가 흐르게 되고, 쓰기 모드에서는  $Q_s$ 와  $Q_{T2}$ 로 구성되는 전류 미러쌍에 의해 쓰기용 접속 트랜지스터( $Q_9$ )에 전류가 흐르게 된다.

<126> 도7의 전류 전원(77)은 바이어스 전류를 가하기 위한 바이어스용 정전류 전원이다.

<127> 구동 전압( $V_{cc}$ )은 5V라고 가정하고, 전압 분배 저항( $R_7$ ) 및 전압 분배 저항( $R_8$ )의 저항값이 같다고, 즉  $R_7 = R_8$  이라고 가정한다. 이와 같은 가정은 실시예에 따라 변경될 수 있다.

<128> 읽기 모드에서, 스위칭 단자(SW)에 0V가 입력되면,  $R_7 = R_8$  이므로, 전압 분배 법칙에 의해  $V_x = V_{cc}/2 = 2.5V$  이다. 스위칭 단자(SW)에 0V가 입력되었을 때, 트랜지스터( $Q_1$ )의 베이스 전압은 전압 분배 법칙에 의해  $\frac{R_5}{R_5+R_6} \cdot V_{cc}$  이 되고, 이미터 전압은  $(V_x - 0.7V)$ 이다. 읽기 모드 스위칭 트랜지스터( $Q_1$ )이 턴온되는 조건은  $Q_1$ 의 이미터-베이스 간 전압( $V_{BEQ3}$ )이 0.7V 이상이므로,

<129> 
$$\frac{R_5}{R_5+R_6} \cdot V_{cc} - (V_x - 0.7) > 0.7V$$

<130> 여기서,  $V_x = V_{cc}/2$  이므로,  $R_5 > R_6$ 인 경우에  $Q_2$ 가 턴온된다.

<131> 바람직하게는,  $R_5$ 가  $R_6$ 의 4배가 되도록, 즉  $R_5 = 4R_6$ 로 설정하면 안정적인 회로 동작을 제공한다.



- <132>  $R_5 = 4R_6$ 로 가정하고, 도8의 스위칭 블록(81)의 동작을 살펴보면, Q1의 베이스 전압  $V_{S1}$ 는 전압 분배 법칙에 의해 4V가 되어 Q1은 턴온되며, 이때 Q1의 이미터 전압  $V_{S2}$ 는  $V_{S1} - 0.7 = 3.3V$ 가 된다. 이 때, Q2의 베이스 전압  $V_x$ 는 2.5V이고, 이미터 전압  $V_{S2}$ 는 3.3V이므로 Q2는 오프 상태이다.
- <133> Q1이 온, Q2가 오프인 상태이므로, Q4 및 Q6에 전류가 흐르고, 읽기용 전류 미러부(73-1,73-2)가 활성화 되어 Q5를 턴온시키게 되며, 동시에 증폭기(76)의 입력단에 바이어스 전류를 제공한다. Q2가 오프 상태이기 때문에, 쓰기용 전류 미러부(44-1,44-2)는 활성화되지 않고, 쓰기용 접속 트랜지스터(Q9)는 턴오프 상태에 있게 된다.
- <134> 쓰기 동작 모드에서, 스위칭 단자(SW)에 5V가 입력되면, Q1은 오프상태가 되어 Q4 및 Q6는 오프가 되며, Q5의 베이스 단자 전압은  $V_{cc}/2 = 2.5V$ 로서 Q2는 턴온된다.
- <135> Q2가 온, Q1이 오프인 상태이므로, Q6 및 Q8이 턴온되고, 쓰기용 접속 트랜지스터(Q9)가 턴온되어, PDIC는 쓰기용에서 동작하게 된다. Q3가 오프 상태이기 때문에, Q4 및 Q7은 턴온되지 않고, 읽기용 접속 트랜지스터(Q5)에는 전류가 흐르지 않는다.
- <136> 읽기용 전류 전원 트랜지스터(Q4), 보조 전류 전원 트랜지스터(Q6) 및 읽기용 접속 트랜지스터(Q5)로 구성되는 읽기용 전류 미러부(73-1,73-2)는 읽기 모드에서 읽기용 스위칭 트랜지스터(Q1)로부터의 전류를 수신하여 읽기용 접속 트랜지스터(Q5)를 턴온시키는 동시에 증폭기(76)의 입력단에 바이어스 전류를 제공한다.
- <137> Q1이 온이고, Q2가 오프인 상태이므로, 읽기용 전류 전원 트랜지스터(Q4) 및 읽기용 보조 전류 전원 트랜지스터(Q6)에 전류가 흐르고, 읽기용 전류 미러부(73-1,73-2)가 활성화되어 읽기용 접속 트랜지스터(Q5)가 턴온되어 전류가 흐르게 되며 PDIC는 읽기 모드에서 동작하게

된다. Q2가 오프 상태이기 때문에, 쓰기용 전류 미러부(74-1,74-2)는 비활성화 상태이고 전류 전원 트랜지스터(Q7) 및 보조 전류 전원 트랜지스터(Q8)에는 전류가 흐르지 않으므로 쓰기용 접속 트랜지스터(Q9)는 턴온되지 않는다.

<138> PDIC의 쓰기 동작시에는 광전 변환 소자(71)에 강한 광 신호가 입력되며 광전 변환 소자(71)에는 그에 따른 강한 전류가 발생한다. 읽기용 스위칭 블록(75)의 스위칭 입력으로부터의 신호에 의해 읽기용 스위칭 트랜지스터(Q2)이 턴온된다. 그에 따라 전류 소스 트랜지스터에는 전류가 흐르게 되며, 읽기용 전류 미러부(74-1,74-2)에 의해 읽기용 접속 트랜지스터(Q9)가 턴온되어, 광전 변환 소자(71)에서 발생한 전류가 전류 전원용 미러부(72)를 통해 증폭기(76)의 입력단으로 전달될 수 있도록 해준다.

<139> 쓰기 모드에서, 스위칭 단자(SW)에 5V가 입력되면, Q1은 오프상태가 되어 Q4 및 Q6는 오프가 되며, Q2의 베이스 단자 전압  $V_x = V_{cc}/2 = 2.5V$ 로서 Q2가 턴온된다.

<140> 쓰기용 전류 전원 트랜지스터(Q7), 쓰기용 보조 전류 전원 트랜지스터(Q8) 및 쓰기용 접속 트랜지스터(Q9)로 구성되는 쓰기용 전류 미러부(44-1,44-2)는 쓰기 모드에서 쓰기용 스위칭 트랜지스터(Q2)로부터의 전류를 수신하여 쓰기용 접속 트랜지스터(Q9)를 턴온시키는 동시에 증폭기(76)의 입력단에 바이어스 전류를 제공한다.

<141> Q2가 온이고, Q1이 오프인 상태이므로, 쓰기용 전류 전원 트랜지스터(Q7) 및 쓰기용 보조 전류 전원 트랜지스터(Q8)에 전류가 흐르고, 도7의 쓰기용 접속 트랜지스터(Q9)는 턴온되고, PDIC는 쓰기용에서 동작하게 된다. Q3가 오프 상태이기 때문에, Q4 및 Q6에는 전류가 흐르지 않고 따라서 읽기용 접속 트랜지스터(Q5)에도 전류가 흐르지 않는다.

<142> 도7에 도시된 실시예에서도 마찬가지로, 읽기 모드 또는 쓰기 모드에 따라 증폭기(76)의 출력 전압( $V_{out}$ )을 피드백 저항( $R_F$ )을 변경시키지 않고도 저항비  $R_2/R_1$  또는  $R_4/R_3$ 를 조절함으로써 광전 변환 소자에서 발생하는 전류의 크기에 관계없이 출력 전압( $V_{out}$ )을 일정하게 유지함으로써 이득 제어에 의해 증폭기가 포화되는 것을 방지할 수 있다.

#### 【발명의 효과】

<143> 본 발명의 전류 전압 변환 회로에 따르면, 포토 다이오드 등의 광전 변환 소자에서 발생하는 광 전류를 미러링에 의해 증폭부로 전달함으로써 광전 변환 소자에 걸리는 바이어스를 높게 하여 광전 변환 소자의 응답속도가 향상된 이득 제어 회로를 제공할 수 있다.

<144> 또한, 본 발명의 전류 전압 변환 회로에 따르면, 스위칭 블록의 저항비를 조절함으로써 포토 다이오드 등의 광전 변환 소자에서 발생한 전류의량을 늘리거나, 또는 줄여서 증폭기에서 작은 피드백 저항을 사용할 수 있도록 함으로써 증폭기의 주파수 특성이 향상된 이득 제어 회로를 채용한 전류 전압 변환 회로를 제공할 수 있다.

**【특허청구범위】****【청구항 1】**

광 신호를 수신하여 전류를 발생시키는 광전 변환 소자;

구동 전압과 상기 광 검출 소자 사이에 연결되어 상기 광 검출 소자가 발생시킨 전류와 동일한 크기의 전류를 공급하는 전류 공급용 전류 미러부;

전류 신호를 입력 받아 전압 신호로 출력하는 증폭기;

스위칭 입력에 따라 상기 전류 공급용 전류 미러부로부터의 전류를 상기 증폭기의 입력 단으로 전달하는 읽기용 전류 미러부;

스위칭 입력에 따라 상기 전류 공급용 전류 미러부로부터의 전류를 상기 증폭기의 입력 단으로 전달하는 쓰기용 전류 미러부;

스위칭 입력에 따라 상기 읽기용 전류 미러부 또는 쓰기용 전류 미러부를 턴온시키는 스위칭 블록; 및

상기 증폭기의 입력단 및 출력단 사이에 연결된 피드백 저항을 포함하는 것을 특징으로 하는 이득 스위칭 회로를 채용한 전류 전압 변환 회로.

**【청구항 2】**

제1항에 있어서, 상기 전류 공급용 전류 미러부는

상기 구동 전압에 연결된 소스 트랜지스터; 및

상기 트랜지스터에 흐르는 전류와 동일한 전류가 흐르는 제1 타겟 트랜지스터 및 제2 타겟 트랜지스터로 구성되는 것을 특징으로 하는 이득 제어 회로를 채용한 전류 전압 변환 회로.

**【청구항 3】**

제1항에 있어서, 상기 읽기용 전류 미러부는,

상기 전류 미러부로부터의 전류를 상기 증폭기로 전달하는 읽기용 접속 트랜지스터;

상기 읽기용 스위칭 블록으로부터 전류를 수신하여, 상기 읽기용 접속 트랜지스터를 턴  
온시키는 읽기용 전류 전원 트랜지스터;

상기 읽기용 전류 전원 트랜지스터의 이미터에 연결된 읽기용 제1 이미터 저항; 및

상기 읽기용 접속 트랜지스터의 이미터에 연결된 제2 이미터 저항을 포함하는 것을 특징  
으로 하는 이득 제어 회로를 채용한 전류 전압 변환 회로.

**【청구항 4】**

제1항에 있어서, 상기 읽기용 전류 미러부는,

상기 전류 미러부로부터의 전류를 상기 증폭기로 전달하는 읽기용 접속 트랜지스터;

상기 읽기용 스위칭 블록으로부터 전류를 수신하여, 상기 읽기용 접속 트랜지스터를 턴  
온시키는 읽기용 전류 전원 트랜지스터; 및

상기 읽기용 전류 전원 트랜지스터의 이미터에 연결된 읽기용 이미터 저항을 포함하는  
것을 특징으로 하는 이득 제어 회로를 채용한 전류 전압 변환 회로.

**【청구항 5】**

제1항에 있어서, 상기 읽기용 전류 미러부는,

상기 전류 미러부로부터의 전류를 상기 증폭기로 전달하는 읽기용 접속 트랜지스터;

상기 읽기용 스위칭 블록으로부터 전류를 수신하여, 상기 읽기용 접속 트랜지스터를 턴  
온시키는 읽기용 전류 전원 트랜지스터; 및

상기 읽기용 접속 트랜지스터의 이미터에 연결된 읽기용 이미터 저항을 포함하는 것을 특징으로 하는 이득 제어 회로를 채용한 전류 전압 변환 회로.

【청구항 6】

제1항에 있어서, 상기 쓰기용 전류 미러부는,

상기 전류 미러부로부터의 전류를 상기 증폭기로 전달하는 쓰기용 접속 트랜지스터;

상기 쓰기용 스위칭 블록으로부터 전류를 수신하여, 상기 읽기용 접속 트랜지스터에 연결되어 미러링에 의해 상기 읽기용 접속 트랜지스터에 전류를 흐르게 하는 쓰기용 전류 전원 트랜지스터;

상기 쓰기용 전류 전원 트랜지스터의 이미터에 연결된 제3 이미터 저항; 및

상기 읽기용 접속 트랜지스터의 이미터에 연결된 제4 이미터 저항을 포함하는 것을 특징으로 하는 이득 제어 회로를 채용한 전류 전압 변환 회로.

【청구항 7】

제1항에 있어서, 상기 쓰기용 전류 미러부는,

상기 전류 미러부로부터의 전류를 상기 증폭기로 전달하는 쓰기용 접속 트랜지스터;

상기 쓰기용 스위칭 블록으로부터 전류를 수신하여, 상기 읽기용 접속 트랜지스터에 연결되어 미러링에 의해 상기 읽기용 접속 트랜지스터에 전류를 흐르게 하는 쓰기용 전류 전원 트랜지스터; 및

상기 쓰기용 전류 전원 트랜지스터의 이미터에 연결된 쓰기용 이미터 저항을 포함하는 것을 특징으로 하는 이득 제어 회로를 채용한 전류 전압 변환 회로.

**【청구항 8】**

제1항에 있어서, 상기 쓰기용 전류 미러부는,

상기 전류 미러부로부터의 전류를 상기 증폭기로 전달하는 쓰기용 접속 트랜지스터;

상기 쓰기용 스위칭 블록으로부터 전류를 수신하여, 상기 읽기용 접속 트랜지스터에 연결되어 미러링에 의해 상기 읽기용 접속 트랜지스터에 전류를 흐르게 하는 쓰기용 전류 전원 트랜지스터; 및

상기 읽기용 접속 트랜지스터의 이미터에 연결된 쓰기용 이미터 저항을 포함하는 것을 특징으로 하는 이득 제어 회로를 채용한 전류 전압 변환 회로.

**【청구항 9】**

제1항에 있어서, 상기 스위칭 블록은,

읽기 동작 모드에 대한 상기 스위칭 입력에 따라 턴온되는 읽기용 스위칭 트랜지스터;

쓰기 동작 모드에 대한 상기 스위칭 입력에 따라 턴온되는 쓰기용 스위칭 트랜지스터;

상기 스위칭 입력 단자와 상기 읽기용 스위칭 트랜지스터의 베이스 사이에 연결된 제1 스위칭 저항;

상기 구동 전압과 상기 읽기용 스위칭 트랜지스터의 베이스 사이에 연결된 제2 스위칭 저항;

상기 구동 전압과 상기 쓰기용 스위칭 트랜지스터의 베이스에 연결된 제1 전압 분배 저항; 및

상기 제1 전압 분배 저항과 접지 사이에 연결된 제2 전압 분배 저항을 포함하는 것을 특징으로 하는 이득 제어 회로를 채용한 전류 전압 변환 회로.

**【청구항 10】**

제9항에 있어서, 상기 스위치 블록은,

상기 읽기용 전류 전원 트랜지스터의 베이스 및 컬렉터 사이에 연결된 보조 전류 전원 트랜지스터; 및

상기 쓰기용 전류 전원 트랜지스터의 베이스 및 컬렉터 사이에 연결된 보조 전류 전원 트랜지스터를 더 포함하는 것을 특징으로 하는 이득 제어 회로를 채용한 전류 전압 변환 회로.

**【청구항 11】**

제9항에 있어서, 상기 제1 스위칭 저항, 제2 스위칭 저항, 제1 전압 분배 저항 및 제2 전압 분배 저항의 저항값은 상기 스위칭 입력이 0V일 때 상기 읽기용 스위칭 트랜지스터가 온 이되고, 상기 쓰기용 스위칭 트랜지스터는 오프가 되도록 설정되는 것을 특징으로 하는 이득 제어 회로를 채용한 전류 전압 변환 회로.

**【청구항 12】**

제9항에 있어서, 상기 제2 스위칭 저항의 저항값은 상기 제1 스위칭 저항값의 4배인 것을 특징으로 하는 이득 제어 회로를 채용한 전류 전압 변환 회로.

**【청구항 13】**

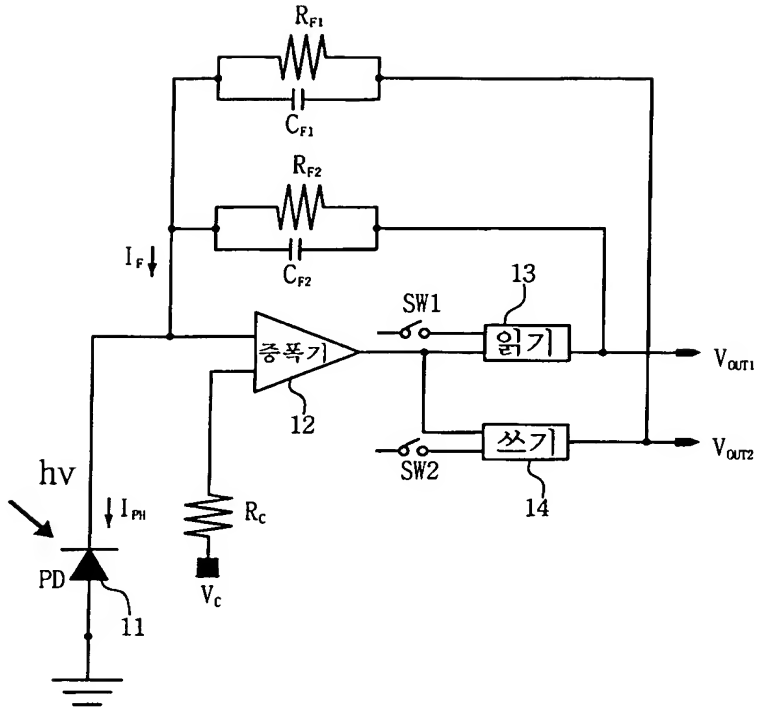
제9항에 있어서, 상기 제1 전압 분배 저항과 제2 전압 분배 저항의 저항값은 동일한 것을 특징으로 하는 이득 제어 회로를 채용한 전류 전압 변환 회로.



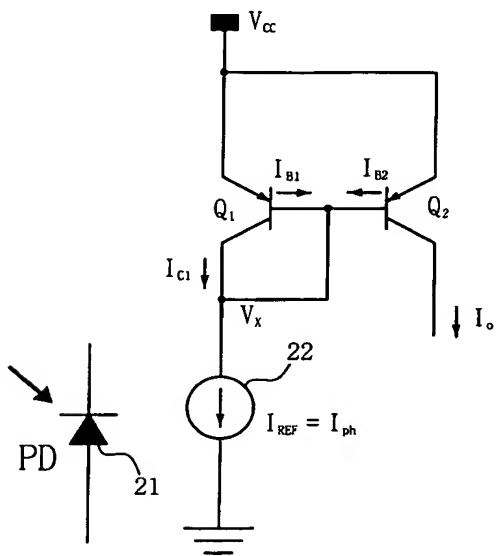


【도면】

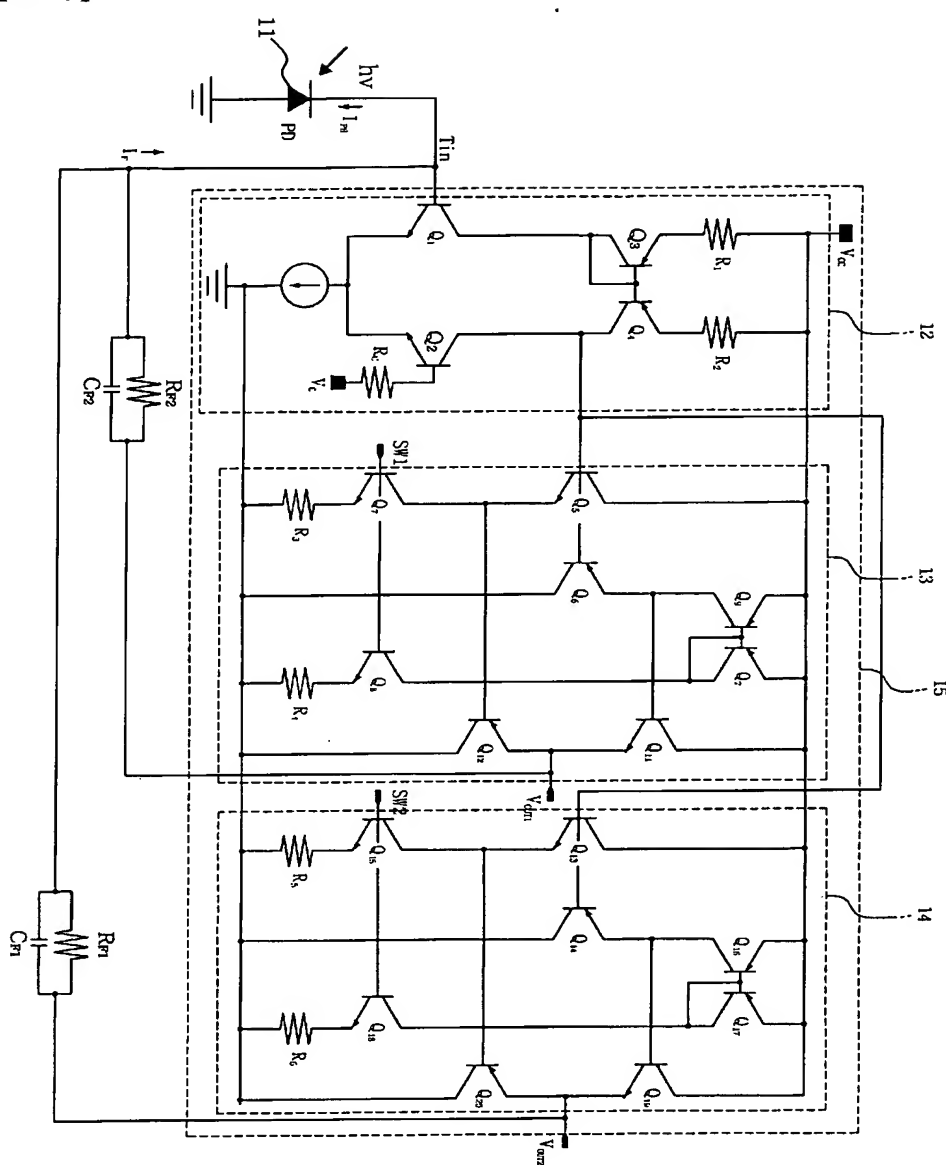
【도 1】



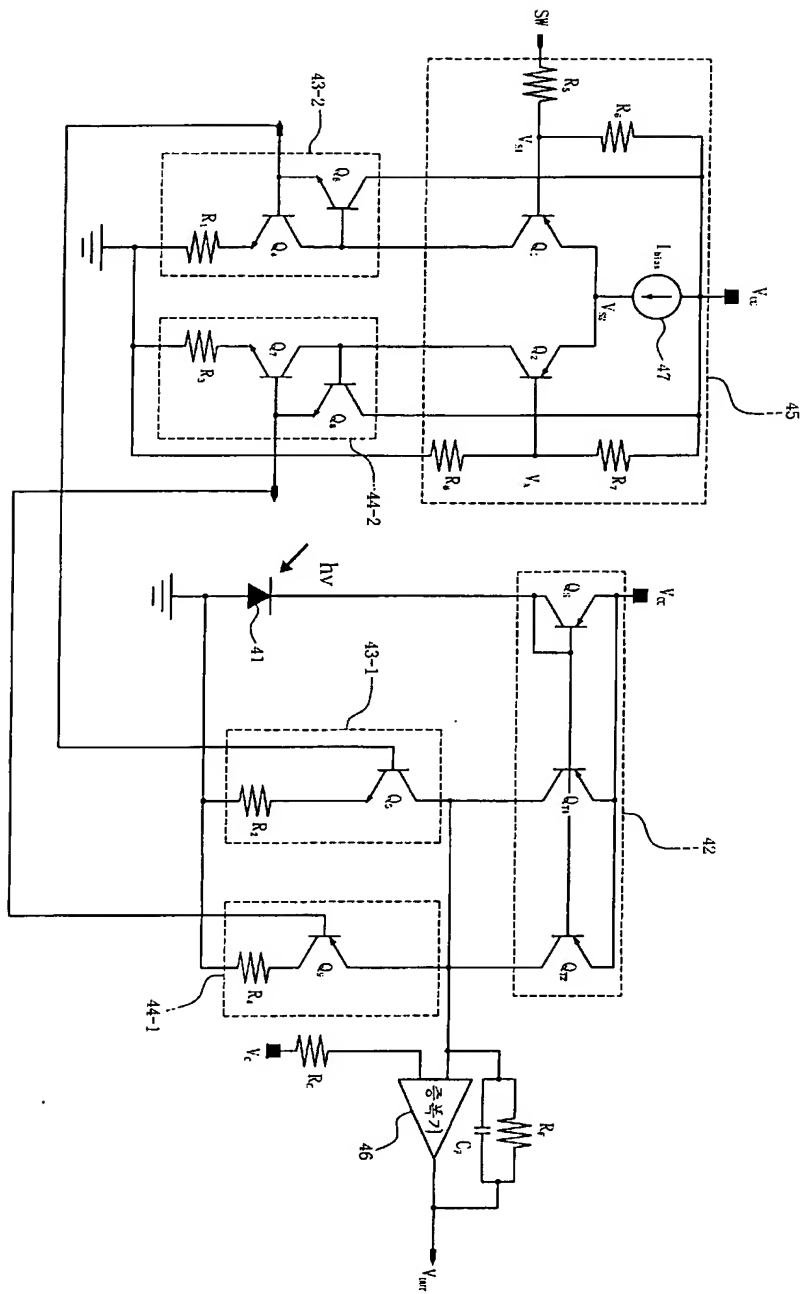
【도 2】



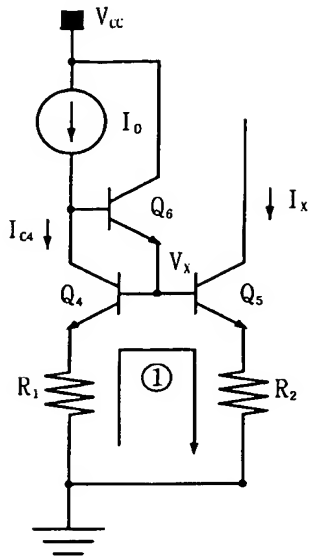
【도 3】



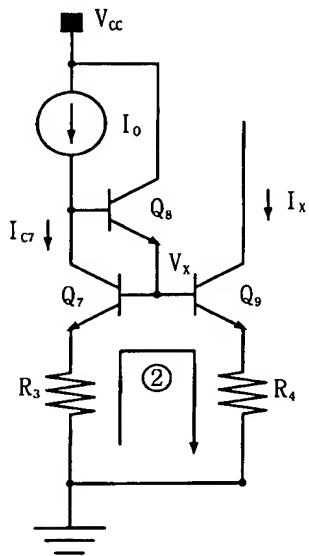
【도 4】



【도 5】



【도 6】



【도 7】

